



Docket No.: GR 98 P 2651 P

I hereby certify that this correspondence is being deposited with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to: Assistant Commissioner for Patents, Washington, D.C. 20231.

By: 

Date: June 29, 2001

Priority
Paper
11-21-01
C. Wills

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Franz Auerbach et al.
Appl. No. : 09/816,927
Filed : March 23, 2001
Title : Semiconductor Component Having Field-Shaping Regions

CLAIM FOR PRIORITY

Hon. Commissioner of Patents and Trademarks,
Washington, D.C. 20231

Sir:

Claim is hereby made for a right of priority under Title 35, U.S. Code, Section 119, based upon the German Patent Application 198 43 659.9 filed September 23, 1998.

A certified copy of the above-mentioned foreign patent application is being submitted herewith.

Respectfully submitted,


GREGORY L. MAYBACK
REG NO. 40,719

Date: June 29, 2001

Lerner and Greenberg, P.A.
Post Office Box 2480
Hollywood, FL 33022-2480
Tel: (954) 925-1100
Fax: (954) 925-1101

/mjb



Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen: 198 43 659.9

Anmeldetag: 23. September 1998

Anmelder/Inhaber: Siemens Aktiengesellschaft,
München/DE

Bezeichnung: Halbleiterbauelement mit strukturiertem
Halbleiterkörper

IPC: H 01 L 29/861

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 26. April 2001
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

Faust



Beschreibung

Halbleiterbauelement mit strukturiertem Halbleiterkörper

5 Die vorliegende Erfindung betrifft ein Halbleiterbauelement mit einem Halbleiterkörper des einen Leitungstyps, der eine Dotierungskonzentration über 5×10^{13} Ladungsträger cm^{-3} aufweist und auf zwei einander gegenüberliegenden Oberflächen mit jeweils wenigstens einer Elektrode versehen ist, wobei
10 wenigstens eine dieser Elektroden eine Halbleiterzone eines zweiten, zum einen Leitungstyp entgegengesetzten Leitungstyps kontaktiert; die Erfindung bezieht sich insbesondere auf eine Randstruktur für ein solches Halbleiterbauelement.

15 Bekanntlich beträgt die minimale Grunddotierung von Silizium-Leistungselementen etwa 8×10^{12} Ladungsträger cm^{-3} . Bei einer solchen Grunddotierung liegt die Volumensperrspannung eines einen pn-Übergang aufweisenden Halbleiterkörpers bei Raumtemperatur in der Größenordnung von 10 kV.

20 Bei monokristallinem Silizium beträgt die eigenleitende bzw. intrinsische Dichte bei 300°K , also bei Raumtemperatur, von thermisch generierten Elektron-Loch-Paaren etwa $1,38 \times 10^{10}$ Ladungsträger cm^{-3} . Eine solche Konzentration in der Größen-
25 ordnung von 10^{10} Ladungsträger cm^{-3} ist gewöhnlich vernachlässigbar gegenüber der um nahezu drei Größenordnungen höheren Grunddotierung von 8×10^{12} Ladungsträger cm^{-3} .

Es ist jedoch zu bedenken, daß die intrinsische Dichte exponentiell mit der Temperatur ansteigt, so daß bei niedrigen
30 Dotierungen die intrinsische Dichte die Grunddotierung erreichen kann. So entspricht beispielsweise einer Grunddotierung von etwa 1×10^{13} Ladungsträger cm^{-3} eine intrinsische Dichte, die bereits bei einer Temperatur von 150°C (in diesem Fall
35 "intrinsische Temperatur") erreicht wird. Mit anderen Worten,

liegt die Temperatur des Halbleiterbauelements im intrinsischen Bereich, so erhöht sich der Sperrstrom drastisch infolge der thermisch generierten Elektron-Loch-Paare.

- 5 Diese physikalischen Vorgaben schränken die Einsatzmöglichkeiten von Halbleiterbauelementen in der Starkstromtechnik, in der Spannungen bis zu 20 kV und darüber auftreten, an sich ein. Um dennoch so hohe Spannungen beherrschen zu können, werden Reihenschaltungen mehrerer Halbleiterbauelemente eingesetzt. Außerdem wird darauf geachtet, bei Halbleiterbauelementen mit niedriger Grunddotierung unter beispielsweise $1 \times 10^{13} \text{ cm}^{-3}$ Ladungsträger in Silizium die maximale Betriebstemperatur nicht über etwa 100°C ansteigen zu lassen, um so hohe Sperrströme infolge steigender intrinsischer Dichte zu vermeiden.
- 10
- 15

- Aus EP-B1-0 344 514 ist ein abschaltbarer Thyristor mit einem Halbleiterkörper bekannt, der eine von einer kathodenseitigen Elektrode kontaktierte n-Emitterschicht mit einer angrenzenden p-Basissschicht und eine von einer anodenseitigen Elektrode kontaktierte p-Emitterschicht mit einer angrenzenden n-Basissschicht aufweist, wobei die Basissschichten durch einen im blockierenden Zustand des Thyristors sperrenden pn-Übergang voneinander getrennt sind. Eine der Basissschichten ist mit einer Gateelektrode versehen, der ein die Abschaltung des Thyristors bewirkender Löschspannungsimpuls zuführbar ist. In die von der Gateelektrode nicht kontaktierte Basissschicht ist wenigstens eine nicht mit äußeren Potentialen beschaltete, im wesentlichen parallel zum pn-Übergang verlaufende, zu dieser Basissschicht entgegengesetzt dotierte, im Vergleich zu der Dicke des Halbleiterkörpers dünne Halbleiterschicht eingefügt, deren Abstand von dem pn-Übergang so klein gewählt ist, daß die maximale Feldstärke der sich beim Abschalten des Thyristors an diesem pn-Übergang aufbauenden Raumladungszone auf einen Wert begrenzt wird, der unter einem kritischen Wert
- 20
- 25
- 30
- 35

liegt, welcher zu einem Lawinendurchbruch bezüglich der beim Abschalten auszuräumenden Ladungsträger führt. Die in eine Basisschicht eingefügten, zu dieser entgegengesetzt dotierten Halbleiterschichten sind mit durchgehenden Ausnehmungen versehen, deren Abmessungen in lateraler Richtung klein gegenüber der Dicke der jeweils angrenzenden, sich bei Abschaltung des Thyristors aufbauenden Raumladungszonen sind. Die Ausnehmungen können dabei so angeordnet sein, daß sich eine gitterförmige Struktur dieser Halbleiterschichten ergibt. Durch die Ausnehmungen soll das Zündverhalten des Thyristors verbessert werden.

Es ist nun Aufgabe der vorliegenden Erfindung, ein Halbleiterbauelement zu schaffen, das sich durch eine hohe intrinsische Temperatur auszeichnet und so in der Lage ist, trotz hohen anliegenden Spannungen große Sperrströme zu vermeiden.

Diese Aufgabe wird bei einem Halbleiterbauelement der eingangs genannten Art erfindungsgemäß dadurch gelöst, daß in dem Halbleiterkörper im Abstand zur Zone des zweiten Leitungstyps diese Zone des zweiten Leitungstyps wannenartig umgebende und jeweils an wenigstens einer Stelle durch Kanäle des Halbleiterkörpers unterbrochene Gebiete des zweiten Leitungstyps vorgesehen sind, und daß die Gebiete des zweiten Leitungstyps so hoch dotiert sind, daß sie im Sperrfall des zwischen der Zone des zweiten Leitungstyp und dem Halbleiterkörper gebildeten pn-Überganges an Ladungsträgern nicht vollständig ausgeräumt sind.

Die Erfindung sieht also ein Halbleiterbauelement mit einem Halbleiterkörper des ersten Leitungstyps vor. In diesem Halbleiterkörper des ersten Leitungstyps sind Gebiete des zweiten Leitungstyps so eingebettet, daß eine beliebige Anzahl von Zonen des ersten Leitungstyps im Halbleiterkörper vorliegt, die eine Grunddotierung haben, die größer als $5 \times 10^{13} \text{ La}$

4

dungsträger cm^{-3} ist. Diese Zonen des ersten Leitungstyps sind über Kanäle, die durch die Gebiete des zweiten Leitungstyps führen, miteinander verbunden. Die Dotierungskonzentration in den Gebieten des zweiten Leitungstyps ist so festgelegt, daß diese Gebiete im Sperrfall des Halbleiterbauelements nicht vollständig an Ladungsträgern ausgeräumt werden.

Die Gebiete des zweiten Leitungstyps sind vorzugsweise im Abstand wannenförmig um die Zone des zweiten Leitungstyps angeordnet und sind durch die Kanäle des ersten Leitungstyps unterbrochen. In den Zonen des ersten Leitungstyps bauen sich dann im Sperrfall elektrische Felder auf, die einen trapezförmigen Verlauf haben, wobei die Länge eines solchen "Feldstärketrapezes" durch die Länge der jeweiligen Zonen des ersten Leitungstyps, also durch den Abstand zwischen zwei benachbarten Gebieten des zweiten Leitungstyps, festgelegt wird. Durch Erhöhung der Anzahl der Gebiete des zweiten Leitungstyps, die jeweils durch die die Zonen des ersten Leitungstyps miteinander verbindenden Kanäle des ersten Leitungstyps unterbrochen sind, können beliebig viele "Feldstärketrapeze" aneinander gereiht werden, was zu einer entsprechenden Vergrößerung der Sperrspannung führt.

Durch die höhere Grunddotierung im Halbleiterkörper, also in den Zonen des ersten Leitungstyps, liegt die intrinsische Temperatur bedeutend höher als bei einem homogen dotierten Halbleiterkörper, wenn jeweils eine vergleichbare Sperrspannung anliegt. Dadurch wird die oben erwähnte Einschränkung hinsichtlich der Betriebstemperatur unterhalb maximal 100°C deutlich entschärft.

Bei dem erfindungsgemäßen Halbleiterbauelement ist also der Halbleiterkörper durch Reihenschaltung von "Feldstärketrapezen" so gestaltet, daß praktisch beliebige Sperrspannungen erreicht werden können, ohne die Grunddotierung des Halblei-

5

terkörpers und damit auch die intrinsische Temperatur weiter zu reduzieren. Diese Reihenschaltung von "Feldstärketrapezen" ist bei Randstrukturen mit Feldringsystemen vergleichbar, welche als Spannungsteiler für die Raumladungszone wirken.

5

Vorzugsweise sind die Gebiete des zweiten Leitungstyps so ausgelegt, daß die Raumladungszonen der einzelnen Feldstärketrapeze an die Oberfläche des Halbleiterkörpers bzw. bis zur nächsten "Schicht" der wannenförmig angeordneten Gebiete des zweiten Leitungstyps reichen, um Spitzenwerte des elektrischen Feldes, welche über der kritischen Feldstärke liegen, im Volumen des Halbleiterkörpers zu vermeiden.

Die Kanäle des ersten Leitungstyps, die zwischen den Gebieten des zweiten Leitungstyps geführt sind, verbinden, wie oben erläutert wurde, die durch diese Gebiete geschaffenen Zonen des ersten Leitungstyps, so daß der Betriebsstrom durch die Kanäle fließen kann. Diese Kanäle sollten nun so ausgelegt sein, daß in ihnen keine Spitzen des elektrischen Feldes auftreten.

In den Halbleiterkörper kann noch eine Isolierzone, beispielsweise aus einer Siliziumdioxidschicht, eingebaut werden, um Ladungsträger vom Randbereich des Halbleiterbauelementes abzuschirmen.

Die vorliegende Erfindung ist in bevorzugter Weise auf Dioden, Thyristoren, Transistoren, IGBT's und sonstige bekannte Halbleiter-Leistungselemente anwendbar.

30

Nachfolgend wird die Erfindung anhand der Zeichnungen näher erläutert. Es zeigen:

Fig. 1 einen Schnitt durch eine Diode mit strukturiertem Halbleiterkörper und im Randbereich

35

6

durchgehenden Gebieten des zweiten Leitungstyps,

Fig. 2

5

einen Schnitt durch eine Diode mit strukturiertem Halbleiterkörper und im Randbereich unterbrochenen Gebieten des zweiten Leitungstyps,

Fig. 3

10

einen Schnitt durch eine Diode mit strukturiertem Halbleiterkörper und im Randbereich durchgehenden Gebieten des zweiten Leitungstyps sowie eingebauter Isolierzone zur Abschirmung der Ladungsträger vom Randbereich,

15 Fig. 4

einen Schnitt durch einen MOS-Feldeffekttransistor mit strukturiertem Halbleiterkörper und im Randbereich unterbrochenen Gebieten des zweiten Leitungstyps,

20 Fig. 5

einen Schnitt durch einen MOS-Feldeffekttransistor mit strukturiertem Halbleiterkörper und im Randbereich unterbrochenen Gebieten des zweiten Leitungstyps, wobei jedoch im Gegensatz zu dem MOS-Feldeffekttransistor von Fig. 4 keine Feldplatten vorgesehen sind, und

25

Fig. 6

einen Schnitt durch einen MOS-Feldeffekttransistor mit einem Injektor.

30 In den Figuren werden einander entsprechende Teile jeweils mit den gleichen Bezugszeichen versehen. Auch sind in den Figuren zur besseren Darstellung nicht alle geschnittenen Teile tatsächlich schraffiert gezeichnet.

7

Außerdem können in den dargestellten Ausführungsbeispielen selbstverständlich die jeweiligen Leitungstypen umgekehrt sein.

- 5 Fig. 1 zeigt einen Halbleiterkörper 1 aus einem n^+ -leitenden Halbleitersubstrat 2 und einer n^- -leitenden Halbleiterschicht 3 mit einer Grunddotierung, die 5×10^{13} Ladungsträger cm^{-3} beträgt oder höher ist.
- 10 Eine Kathode K ist mit dem Halbleitersubstrat 2 verbunden, während eine Anode A an eine p^+ -leitende Zone 4 angeschlossen ist.

- 15 Feldplatten 5 sind auf der Oberseite des Halbleiterkörpers 1 auf bzw. in einer nicht näher dargestellten Isolierschicht aus beispielsweise Siliziumdioxid vorgesehen. Außerdem ist noch ein n^+ -leitender Schutzring 6 in die den Feldplatten 5 zugewandte Oberfläche des Halbleiterkörpers 1 eingebettet. Dieser Schutzring 6 dient wie die Feldplatten 5 zu einer Er-
- 20 höhung der Durchbruchfestigkeit der Diode in deren Randbereich.

- 25 Erfindungsgemäß sind nun p -leitende Gebiete 7 vorgesehen, die die Zone 4 im Abstand wannenförmig umgeben und im Driftbereich unterhalb der Zone 4 durch Kanäle 8 unterbrochen sind, durch die der Betriebsstrom zwischen Anode A und Kathode K fließen kann.

- 30 Die Gebiete 7 sind so hoch dotiert, daß sie bei Anlegen der Sperrspannung zwischen Anode A und Kathode K an Ladungsträgern im Sperrfall nicht vollständig von Ladungsträgern ausgeräumt werden.

- 35 Fig. 2 zeigt ein weiteres Ausführungsbeispiel der Erfindung, das sich vom Ausführungsbeispiel der Fig. 1 dadurch unter-

8

scheidet, daß hier die Gebiete 7 auch im Randbereich durch eine Vielzahl von Kanälen 8 unterbrochen sind. Auch ist hier schematisch an einem der Kanäle 8 durch eine Strichlinie 9 ein "Feldstärketrapez" angedeutet. Die Länge dieses Feldstärketrapezes wird durch die Länge des Halbleiterkörpers 1 zwischen den Gebieten 7, also durch die Breite des Kanales 8 des ersten Leitungstyps bestimmt. Das heißt, die Länge des Feldstärketrapezes hängt von dem Abstand zwischen zwei benachbarten Gebieten des zweiten Leitungstyps ab. Durch entsprechende Erhöhung der Anzahl der Gebiete 7 des zweiten Leitungstyps können so praktisch beliebig viele Feldstärketrapeze aneinandergereiht werden, was zu einer entsprechenden Erhöhung der Sperrspannung führt.

Fig. 3 zeigt ein weiteres Ausführungsbeispiel der Erfindung, bei dem - ähnlich wie im Ausführungsbeispiel von Fig. 1 - im Randbereich die p-leitenden Gebiete 7 durchgehend sind, so daß Kanäle 8 lediglich im Driftbereich der Diode vorhanden sind. Außerdem ist hier noch eine Isolierzzone 10 aus beispielsweise Siliziumdioxid vorgesehen, die ringförmig den Bereich unterhalb der Zone 4 umgibt und Ladungsträger vom Randbereich abschirmt. Entsprechend sind Feldplatten 5 bei diesem Ausführungsbeispiel nicht vorgesehen.

Fig. 4 zeigt einen MOS-Feldeffekttransistor mit einer Emitterelektrode E, einer Gateelektrode G und einer Kollektorelektrode C. Die Kollektorelektrode C ist mit einer p⁺-leitenden Zone 11 verbunden, während die Emitterelektrode E an eine p-leitende Zone 12 und eine n-leitende Zone 13 angeschlossen ist und die Gateelektrode G oberhalb von dem durch die Zone 12 gebildeten Kanalbereich liegt und in üblicher Weise von dem Halbleiterkörper durch eine Isolierschicht, beispielsweise aus Siliziumdioxid, getrennt ist. Bei diesem Ausführungsbeispiel umgeben ähnlich wie in Fig. 2 die p-leitenden Gebiete 7 im Abstand wannenförmig die Zonen 12 und 13

9

und sind dabei jeweils durch Kanäle 8 des Halbleiterkörpers 2 getrennt. Außerdem sind im Randbereich dieses MOS-Feldeffekttransistors noch Feldplatten 5 zur Erhöhung der Durchbruchfestigkeit vorgesehen.

5

Fig. 5 zeigt ein weiteres Ausführungsbeispiel der Erfindung mit einem MOS-Feldeffekttransistor, der dem MOS-Feldeffekttransistor von Fig. 4 entspricht, jedoch keine Feldplatten 5 aufweist.

10

Die Feldplatten 5 können, wie in den Fig. 1 und 2 gezeigt ist, mit den p-leitenden Gebieten 5 verbunden werden. Sie können aber auch floatend sein, wie dies in der Fig. 4 dargestellt ist.

15

Fig. 6 zeigt ein weiteres Ausführungsbeispiel der Erfindung, bei dem der Halbleiterkörper anstelle der Halbleiterschicht 3 aus mehreren, verschieden dotierten epitaktischen Schichten 16, 17 und 18 besteht, zwischen denen jeweils die Gebiete 7 beispielsweise durch Ionenimplantation eingebracht sind. In diesem Zusammenhang sei angemerkt, daß auch bei den vorangehenden Ausführungsbeispielen der Fig. 1 bis 5 die einzelnen Gebiete 5 durch entsprechende Abscheidung einzelner, gleich dotierter Schichten und Ionenimplantationsschritte erzeugt werden können. Außerdem sind im Ausführungsbeispiel der Fig. 6 noch eine Source-Metallisierung 19, eine Isolierschicht 20 aus Siliziumdioxid, Gateelektroden 21 aus beispielsweise dotiertem polykristallinem Silizium und eine p-leitende Zone 22 gezeigt. Anstelle dieser p-leitenden Zone 22 kann auch ein schwacher Injektor, beispielsweise eine Schottky-Sperrschicht vorgesehen werden. Diese Zone 22 kann die gleiche Schichtdicke wie das Substrat 2 haben oder dicker als dieses sein.

25

30

Patentansprüche

1. Halbleiterbauelement mit einem Halbleiterkörper (1) des
einen Leitungstyps, der eine Dotierungskonzentration über
5 5×10^{13} Ladungsträger cm^{-3} aufweist und auf zwei einander
gegenüberliegenden Oberflächen mit jeweils wenigstens ei-
ner Elektrode (A, K) versehen ist, wobei wenigstens eine
dieser Elektroden (A) eine Halbleiterzone (4) eines zwei-
ten, zum einen Leitungstyps entgegengesetzten Leitungs-
10 typs kontaktiert,
dadurch gekennzeichnet, daß
in dem Halbleiterkörper (1) im Abstand zur Zone (4) des
zweiten Leitungstyps diese Zone (4) des zweiten Leitungs-
typs wannenartig umgebende und jeweils an wenigstens ei-
15 ner Stelle durch Kanäle (8) des Halbleiterkörpers (1) un-
terbrochene Gebiete (7) des zweiten Leitungstyps vorgese-
hen sind, und
die Gebiete (7) des zweiten Leitungstyps so hoch dotiert
sind, daß sie im Sperrfall des zwischen der Zone (4) des
20 zweiten Leitungstyps und dem Halbleiterkörper (1) gebil-
deten pn-Überganges an Ladungsträgern nicht vollständig
ausgeräumt sind.
2. Halbleiterbauelement nach Anspruch 1,
25 dadurch gekennzeichnet,
daß zur Erhöhung der Sperrspannung die Gebiete (7) des
zweiten Leitungstyps an mehreren Stellen durch die Kanäle
(8) des Halbleiterkörpers (1) unterbrochen sind.
- 30 3. Halbleiterbauelement nach Anspruch 1 oder 2,
dadurch gekennzeichnet,
daß die Kanäle (8) so ausgelegt sind, daß an ihnen keine
Spitzen des elektrischen Feldes bei Anlegung der Sperr-
spannung auftreten.

11

4. Halbleiterbauelement nach einem der Ansprüche 1 bis 3,
d a d u r c h g e k e n n z e i c h n e t ,
daß die Kanäle (8) im Driftbereich des Halbleiterkörpers
(1) vorgesehen sind.

5

5. Halbleiterbauelement nach einem der Ansprüche 1 bis 4,
d a d u r c h g e k e n n z e i c h n e t ,
daß die Kanäle (8) im Randbereich des Halbleiterkörpers
(1) vorgesehen sind.

10

6. Halbleiterbauelement nach einem der Ansprüche 1 bis 5,
g e k e n n z e i c h n e t durch
eine Isolierzzone (10) zur Abschirmung von Ladungsträgern
von der Randzone.

15

7. Halbleiterbauelement nach einem der Ansprüche 1 bis 6,
d a d u r c h g e k e n n z e i c h n e t ,
daß in wenigstens einer Oberfläche ein Injektor (22) vor-
gesehen ist.

20

8. Halbleiterbauelement nach einem der Ansprüche 1 bis 7,
d a d u r c h g e k e n n z e i c h n e t ,
daß auf der die Zone (4) des anderen Leitungstyps umge-
benden Oberfläche des Halbleiterkörpers (1) Feldplatten
(5) vorgesehen sind.

25

9. Halbleiterbauelement nach einem der Ansprüche 1 bis 8,
g e k e n n z e i c h n e t durch
eine den Rand des Halbleiterkörpers umgebende hochdotier-
te Schutzringzone (6) des einen Leitungstyps.

30

10. Halbleiterbauelement nach einem der Ansprüche 1 bis 9,
d a d u r c h g e k e n n z e i c h n e t ,
daß der eine Leitungstyp der n-Leitungstyp ist.

35

12

11. Halbleiterbauelement nach einem der Ansprüche 1 bis 10,
d a d u r c h g e k e n n z e i c h n e t ,
daß das Halbleiterbauelement eine Diode, ein MOS-Tran-
sistor oder ein Thyristor ist.

Zusammenfassung

Halbleiterbauelement mit strukturiertem Halbleiterkörper

- 5 Die vorliegende Erfindung betrifft ein Halbleiterbauelement mit einem Halbleiterkörper (1) des einen Leitungstyps, in den wenigstens eine Zone (4) des zweiten Leitungstyps eingebettet ist. Die Zone (4) ist im Abstand von Gebieten (7) des zweiten Leitungstyps wannenartig umgeben, wobei diese Gebiete (7) an
- 10 wenigstens einer Stelle durch einen Kanal (8) des Halbleiterkörpers (1) unterbrochen und so hoch dotiert sind, daß sie im Sperrfall nicht ausgeräumt werden.

(Fig. 1)

Bezugszeichenliste

	1	Halbleiterkörper
	2	n^+ -leitendes Halbleitersubstrat
5	3	n^- -leitende Halbleiterschicht
	4	p^+ -leitende Zone
	5	Feldplatten
	6	n^+ -leitende Schutzringzone
	7	p-leitende Gebiete
10	8	p-leitender Kanal
	9	Strichlinie für Feldstärketrapez
	10	Isolierschicht
	11	p^+ -leitende Zone
	12	p-leitende Zone
15	13	n-leitende Zone
	14	Drainkontakt
	16, 17, 18	n-leitende Schichten
	19	Source-Metallisierung
	20	Isolierschicht
20	21	Gateelektroden
	22	Injektor bzw. p-leitende Schicht
	A	Anode
	K	Kathode
	G	Gate
25	E	Emitter
	C	Kollektor
	S	Source
	D	Drain

Fig. 1

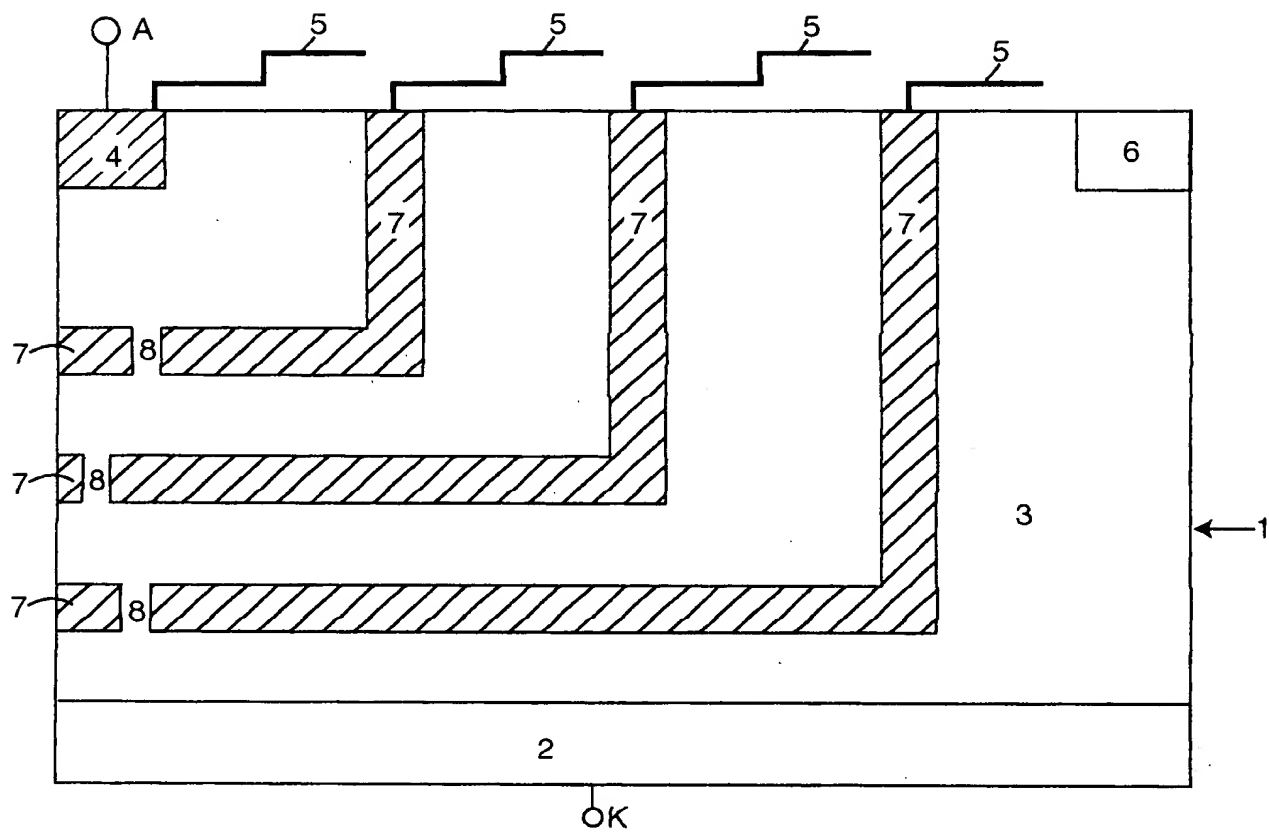
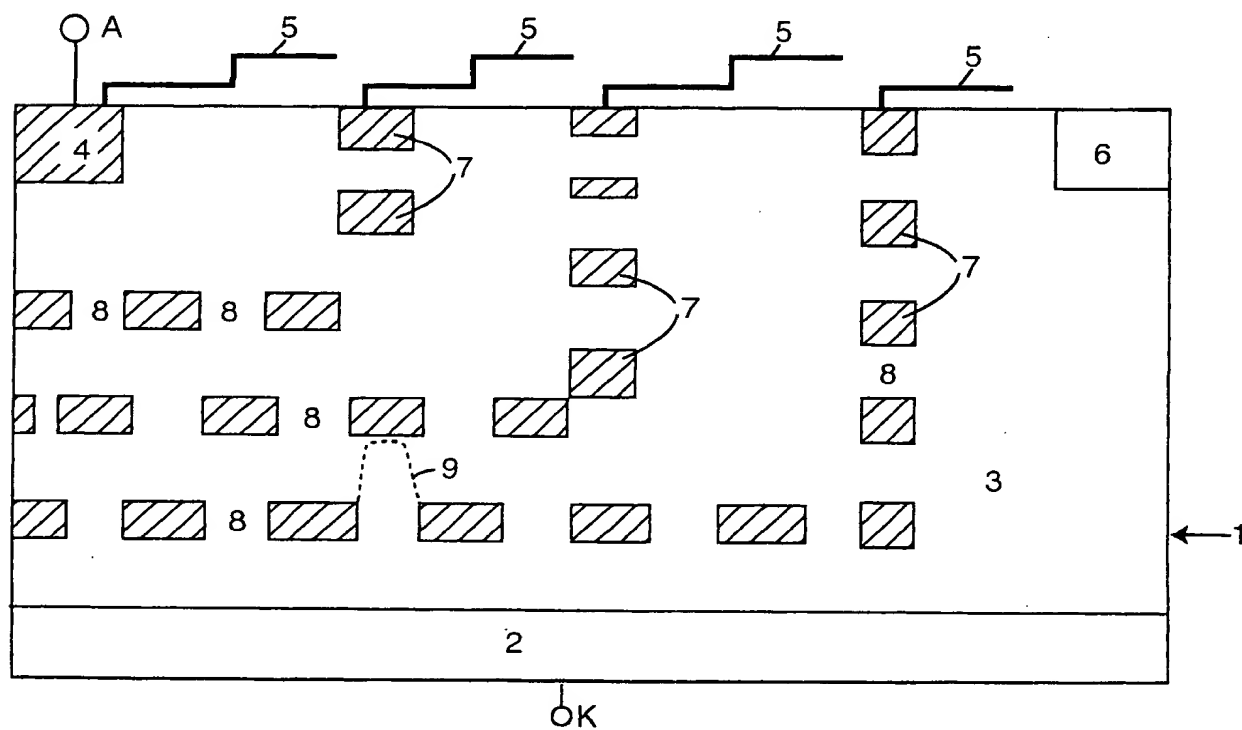


Fig. 2



3/3
Fig. 5

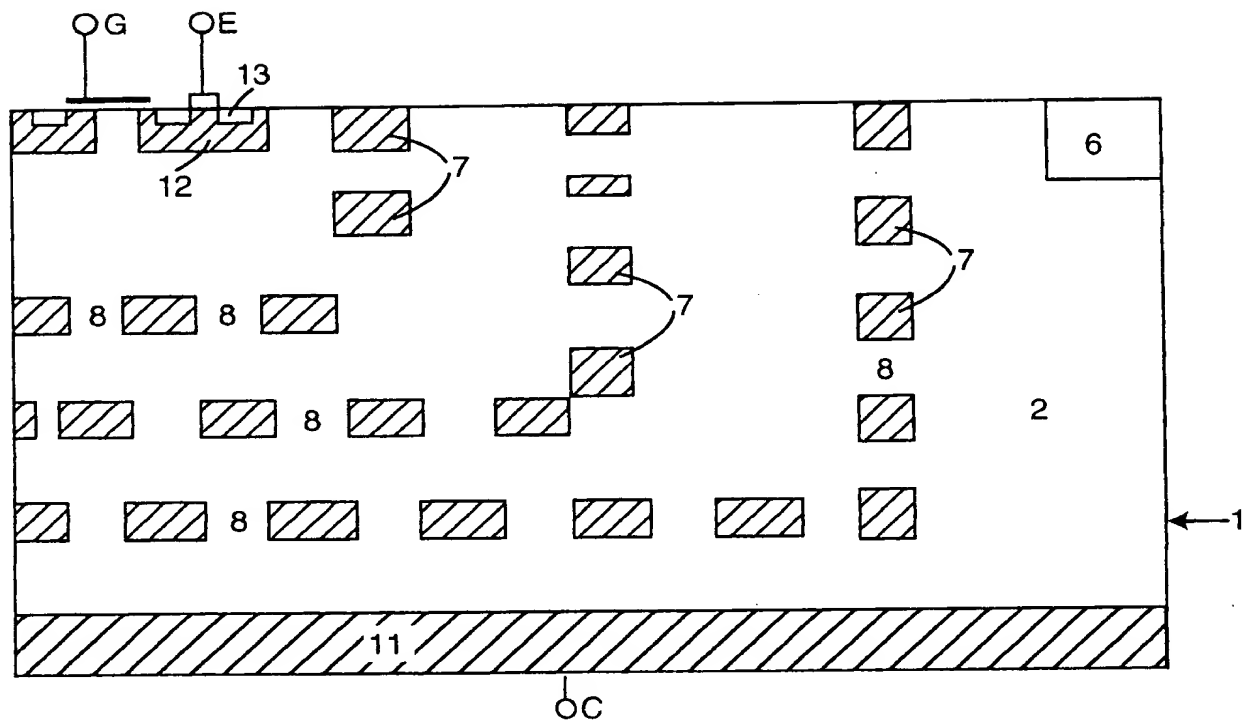


Fig. 6

